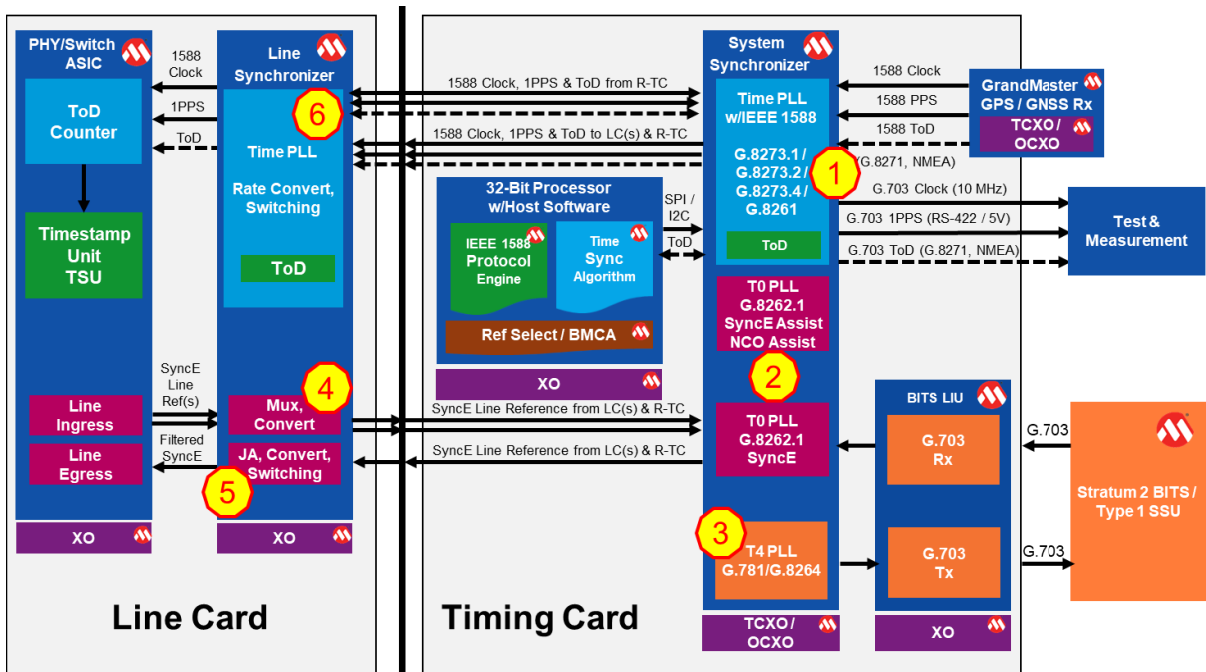


## Azurite 系列器件的配置指南

### 1.0 简介

Azurite 器件为一系列复杂且功能丰富的网络同步器，适用于时间和频率同步应用。根据某一特定应用的要求来配置如此复杂的器件并非易事。配置取决于应用的类型和分配给 DPLL 的功能。下图所示为一种机壳类型的设备，其中标识了本文中所述的六种典型的 PLL 用例。

1. 定时卡，时间 PLL
2. 定时卡，T0 PLL（频率同步、SyncE 或 SyncE 辅助 PLL）
3. 定时卡，T4 PLL
4. 线卡，频率传入 PLL
5. 线卡，频率传出 PLL
6. 线卡，时间 PLL



本应用笔记主要有两个用途：

- 用作配置检查清单
- 为初次使用的用户在选择不同配置参数和选项时提供配置指南。

该系列器件使用的主要配置工具为 Microchip Azurite GUI 软件。在典型应用中，某些默认的 GUI 设置可以保持不变。强烈建议用户不要更改不熟悉的参数默认值，否则可能会导致意外后果。

## 2.0 主时钟配置

主时钟可以由振荡器或晶振提供。由于几乎所有应用都使用振荡器，因此下面仅考虑这种情况。

**General:**

Clock or Crystal: **Clock** (1)  
Gain Boost: **Enabled**  
Direct to APLL: **Yes** (lower XO jitter)  
*Multiplier and Gain Boost are mutually exclusive.  
Direct to APLL bypasses doubler, div and invert.*

**System APLL:**

XO/Crystal Freq (MHz): **114.285** (9.72-400)  
Primary Divider Integer: **53** (114.285M XO)  
Primary Divider Fraction: **0.000000000** (36 bit)  
Secondary Divider: **2** (114.285M, 50M dbl)  
**2** VCO Freq (MHz): **12,114.21** (12G±1%)  
**Configure APLL And Source**  
(Device only latches once.  
Reset device to reconfigure.)  
Master Clock State: **Not Started**

**Split-XO Controls:**

**5**  Enable Split-XO  
 Use for DPLL0  
 Use for DPLL1  
 Use for DPLL2  
 Use for DPLL3  
 Use for DPLL4  
 Use for DPLL5

**4** Source Switching: **Manual**  
Automatic Switching: **Non-Revertive**  
Manual Source: **Source0**  
Revertive Priority:  
**3** Source0 (DPLL6): **REF4P**  
Source1 (DPLL7): **REF4N**  
Selected Source: **REF0P**  
*Disable Split-XO to change Source0/1*

**Crystal Driver Settings:**

Crystal Drive Level: **Disable**  
*For drive=1 OSC1=8pF, OSC0=10pF  
For 2-7 OSC1=8.25pF, OSC0=9.75pF*

OSCI Add Cap (pF): **0.00** (0-11.75)  
OSCO Add Cap (pF): **0.00** (0-11.75)  
*For eval board: OSC1 +5pF, OSC0 +3.5pF*

OSCO Series Resistance:  
 562.6  1125  2250  4500  
 9k  18k  36k  72k  
*Each controls a parallel resistance  
For eval board: uncheck 1125, 2250, 9k*

**REF Monitor Compensation:**

Osc Freq Error (ppm): **0.000000** (±500)

1. 选择与硬件实现匹配的外部参考时钟源（如果是振荡器，则选择**Clock**（时钟））并使能直连**APLL**模式。
2. 输入外部参考时钟的标称频率并设置主分频器和辅助分频器，以获得**12G±1%**的**VCO**频率。尽可能使用GUI中专门标识的设置值来与特定的外部参考频率配合使用。

为了最大程度地减少输出抖动，我们建议使用**VCC1-9004-114M285**振荡器作为主时钟参考源。

## 2.1 Split-XO设置

该设置对应于最常见的**Split-XO**用例，其中使用单个**OCXO/TCXO**源。如果硬件中未实现**Split-XO**功能，应确保配置中未使能**Split-XO**功能。

3. 在**Source0 (DPLL6)**（源0（**DPLL6**））字段下，选择在硬件中连接到**OCXO/TCXO**振荡器的**REF**输入。请注意，在离线模式（未连接到评估板）下使用GUI时，无论源选择设置为何，**Selected Source**（所选源）字段始终显示**REF0P**。
4. 将**Source Switching**（源切换）配置为**Manual**（手动），并在**Manual Source**（手动源）下选择**Source0**（源0）。
5. 选中**Enable Split-XO**（使能**Split-XO**）复选框和所有用于**DPLL**复选框。

### 3.0 DPLL 配置

#### 3.1 定时卡T0 DPLL（SyncE或SyncE辅助PLL）

在Azurite器件中，分配给SyncE辅助功能的DPLL为DPLL 5。在PTP混合模式下使用时间DPLL的应用中，必须使用SyncE辅助，并且必须对其进行配置。

The screenshot shows the DPLL configuration interface with the following settings and callouts:

- General:**
  - 1. Mode: Automatic
  - 2. Use Split-XO for this DPLL:
  - 3. Loop Bandwidth: User Defined
  - 4. Integrator Limit (ppm): 200.0
  - 5. Phase Slope Limit (ns/s): 885
- Monitor Enables:**
  - 6. SCM:
- Fast-Lock and Step-Time Configuration:**
  - 7. Enable Fast Lock:
- Holdover Configuration:**
  - 8. Storage Delay (s): 15.399
- Reference Priorities:**
  - 9. REF0P: 0 (Highest)

1. 模式。一般来说，要么自动，要么强制。
2. 如果在硬件中实现了 Split-XO，则应将其使能。
3. 环路带宽。通常，User Defined（用户自定义）= 1.1 Hz。G.8262.1 必须介于 1 Hz 与 3 Hz 之间。GUI 将选择与 GUI 中输入的带宽最接近的可用带宽。
4. 积分器限值（锁定范围）。通常大于  $4.6 \text{ ppm} \times 2 \times 1.3 = 12 \text{ ppm}$ 。其值应大于用作 DPLL 参考的 REF 输入时钟的最大 PFM 不合格范围。可以使用值 200 ppm。
5. 相位斜率限值。通常为 885 ns/s（ITU-T G.8262 选项 2，ITU-T G.813 选项 2）或 7500 ns/s（ITU-T G.813 选项 1，G.8262 选项 1）。
6. 监视器使能。在保持和参考切换下方均使能 SCM、CFM、GST 和 PFM。
7. 使能快速锁定。用于避免在上电时或者参考不合格或切换到不同源时频率锁定发生延迟。否则，锁定时间会变长，约为  $(100 \times 5) / (2 \times \text{PI} \times \text{BW})$ 。
8. 对于使用稳定参考（OCXO）的应用，将存储延时设置为 15 秒，并在 Filter Bandwidth（滤波器带宽）下选择 108 MHz。
9. 在自动模式下（强制模式下不适用），根据应用需要设置参考优先级。DPLL 未使用的输入参考应设置为 Never Use（永不使用）。如果参考用作 Split-XO 输入，则应始终将其设置为 DPLL 永不使用。用户将根据以太网同步报文通道（Ethernet Synchronization Message Channel, ESMC）更新优先级表。如果 ESMC 的优先级更高，则设置更高的优先级。如果 ESMC 的优先级相同，则优先级设置不变，不可逆转。

## 3.2 定时卡上的T4 DPLL或线卡上的传入/传出DPLL

The screenshot shows the DPLL configuration interface with the following sections and settings:

- General:**
  - 1 Mode: Automatic
  - 2 Forced Ref Source: REF0P
  - 3 Use Split-XO for this DPLL:
  - 4 Enable Hittless Switching:
  - 5 Enable NCO-Hybrid Mode:
  - 6 Ignore Sync:
  - 7 Loop Bandwidth: 61Hz
  - 8 Integrator Limit (ppm): 300.0 (set > ref pfm)
  - 9 Phase Slope Limit (ns/s): 61,000 (0=Unlimited)
  - Manual Freq Offset (ppm): 0.000000 (±500)
- Lock Criteria:**
  - Lock Threshold (μs): 36,000 (0 to 4294)
  - Unlock Threshold (μs): 36,000 (0 to 4294)
  - Below-Threshold Time (s): 10 (0 to 255)
  - Lock Declaration Delay (s): 0 (1 to 255\*2)
- Phase Error vs. Selected Ref:**
  - Enable  0.000 ns
- Monitor Enables:**
  - for Holdover:
    - 6  LOS
    - SCM
    - CFM
    - GST
    - PFM
    - ESYNC
    - Split-XOM
  - for Ref Switch:
    - LOS
    - SCM
    - CFM
    - GST
    - PFM
    - ESYNC
- External Feedback:**
  - Enable
  - REF: REF0P
  - DPLL: DPLL0
  - DPLL2 Follows
- Fast-Lock and Step-Time Configuration:**
  - 7  Enable Fast Lock
  - Fast-Lock Leaving NCO Mode
  - Phase Error Trigger (μs): 64.00 (0=Disabled)
  - Freq Error Trigger (ppm): 4 (0=Disabled)
  - Fast Lock Ideal Time (s): 0.00 (0=Autocalc)
  - Frequency Change Limiting: Enabled if BW ≤ 0.1Hz
  - Step-Time Threshold (μs): 2,000,000 (2M=Disable)
  - Step-Time Resolution (ns): 4,000,000 (1 to 4M)
- Holdover Configuration:**
  - 8 Storage Delay (s): 2.054 (1e-3 to 9e5)
  - Filter Bandwidth: 1.7Hz
  - Update Holdover in NCO Mode
- Ref-Sync Configuration:**
  - Realign Type: Periodic
  - Periodic First Realign (s): 127 (1=Disabled)
  - Periodic Realign Interval (s): 0 (0=Disabled)
  - Sync Lock Threshold (ns): 0 (0=Disabled)
- DPLL Status:**
  - Reference: REF0P
  - Locked: No
  - Holdover: No
  - HO Ready: No
  - At Freq Limit: No
  - At PSL Limit: No
- Reference Priorities:**
  - 9 REF0P: 0 (Highest)
  - REF0N: 1
  - REF1P: 2
  - REF1N: 3
  - REF2P: 4
  - REF2N: 5
  - REF3P: 6
  - REF3N: 7
  - REF4P: 8
  - REF4N: 9

1. 模式。一般来说，选择AUTOMATIC（自动）或FORCED（强制）模式。
2. 如果在硬件中实现了Split-XO，则应使能Split-XO用于T4 DPLL。如果是线卡传入/传出DPLL，则应将其禁止（线卡通常未实现Split-XO功能）。
3. 环路带宽。通常，T4和传入DPLL上的频率为61 Hz，可实现快速跟随。在传出DPLL上，抖动衰减通常为14 Hz。
4. 积分器限值（锁定范围）。通常大于  $50 \text{ ppm} \times 2 \times 1.3 = 130 \text{ ppm}$ 。其值应大于用作DPLL参考的REF输入时钟的最大PFM不合格范围。可以使用值300 ppm。
5. 相位斜率限值。通常，T4和传入DPLL上的值更高，例如61 μs/s或无限制。如果想要更多地依赖外部BITS/SSU，T4可以是无限制。通常，传出DPLL上的值为61 μs/s或更低，用于对PHY进行瞬变抑制。
6. 监视器使能。在Holdover（保持）和Ref Switch（参考切换）下方均使能SCM、CFM、GST和PFM。
7. 禁止快速锁定。
8. 将存储延时设置为2秒，并在Filter Bandwidth下选择1.7 Hz。
9. 根据应用需要设置参考优先级。对于传入DPLL，根据从PHY恢复的时钟可用性进行选择。传出DPLL通常被强制连接至活动定时卡。T4 DPLL应从可用线卡上选择参考。

## 3.3 定时卡时间 DPLL 锁定至 1PPS

The screenshot shows the DPLL configuration interface with 13 numbered callouts highlighting key settings:

- 1** Mode: Automatic
- 2** Use Split-XO for this DPLL (checked)
- 3** Enable Hitless Switching (unchecked)
- 4** Loop Bandwidth: User Defined (0.0294 Hz)
- 5** Integrator Limit (ppm): 200.0
- 6** Phase Slope Limit (ns/s): 885
- 7** Lock Threshold (μs): 1.000
- 8** Monitor Enables: SCM, CFM, GST, PFM (checked)
- 9** Enable Fast Lock (checked)
- 10** Step-Time Threshold (μs): 20
- 11** Step-Time Resolution (ns): 200
- 12** Storage Delay (s): 15.399
- 13** Reference Priorities: REF0P: 0 (Highest)

- 模式。一般来说，选择AUTOMATIC或FORCED模式连接到1PPS参考输入。
- 如果在硬件中实现了Split-XO，则应使能Use Split-XO for this DPLL（为该DPLL使用Split-XO）。
- 禁止未命中切换。
- 环路带宽。如果GPS输入稳定，则使用10 MHz或30 MHz。如果GPS输入需要额外的滤波，则使用1 MHz和Stratum 3E OCXO。
- 积分器限值（锁定范围）通常大于 $4.6 \text{ ppm} \times 2 \times 1.3 = 12 \text{ ppm}$ 。可以使用值200 ppm。PFM用于判定输入参考信号是否合格。锁定范围用于在保持模式下限制DPLL的频率。
- 相位斜率限值。通常为885 ns/s。
- 将锁定阈值设置为1 μs，解锁阈值设置为2 μs。
- 监视器使能。在保持和参考切换下方均使能SCM、CFM、GST和PFM。
- 使能快速锁定。用于在上电时锁定频率以避免延迟。否则，锁定时间会变长，约为 $(100 \times 5) / (2 \times \pi \times \text{BW})$ 。
- 将步进时间阈值设置为20 μs。
- 根据用于与新1PPS位置保持对齐的合成器输出时钟设置步进分辨率。有关详细信息，请参见数据手册中离散快速锁定（步进时间）段落下方的内容。
- 对于使用稳定参考（OCXO）的应用，将存储延时设置为15秒，并在Filter Bandwidth下选择108 MHz。使能Update Holdover in NCO Mode（在NCO模式下更新保持）。
- 根据应用需要设置参考优先级。通常优先考虑GPS。

## 3.4 定时卡，PTP 混合模式下的时间 DPLL

当时间 DPLL 处于 PTP 混合模式时，应确保 DPLL5 配置为 SyncE 辅助模式。

The screenshot shows the configuration interface for the DPLL. The settings are organized into several sections:

- General:**
  - 1. Mode: NCO
  - 2. Use Split-XO for this DPLL:
  - 3. Enable Hittless Switching:
  - 4. Enable NCO-Hybrid Mode:
  - 5. Loop Bandwidth: 14Hz
  - Integrator Limit (ppm): 300.0
  - Phase Slope Limit (ns/s): 0
  - Manual Freq Offset (ppm): 0.000000
- Monitor Enables:**
  - for Holdover:
    - LOS
    - SCM
    - CFM
    - GST
    - PFM
    - ESYNC
    - Split-XOM
  - for Ref Switch:
    - LOS
    - SCM
    - CFM
    - GST
    - PFM
    - ESYNC
- Fast-Lock and Step-Time Configuration:**
  - 6.  Enable Fast Lock
  - Fast-Lock Leaving NCO Mode
  - Phase Error Trigger (μs): 64.00
  - Freq Error Trigger (ppm): 4
  - Fast Lock Ideal Time (s): 0.00
  - Frequency Change Limiting: Enabled if BW ≤ 0.1Hz
  - 7. Step-Time Threshold (μs): 20
  - 8. Step-Time Resolution (ns): 200
- Holdover Configuration:**
  - 9. Storage Delay (s): 15.399
  - Filter Bandwidth: 108MHz
  - Update Holdover in NCO Mode
- External Feedback:**
  - Enable
  - REF: REF0P
  - DPLL: DPLL0
  - DPLL4 Follows
- Ref-Sync Configuration:**
  - Realign Type: Periodic
  - Periodic First Realign (s): 127
  - Periodic Realign Interval (s): 0
  - Sync Lock Threshold (ns): 0
- DPLL Status:**
  - Reference: REF0P
  - Locked: No
  - Holdover: No
  - HO Ready: No
  - At Freq Limit: No
  - At PSL Limit: No
- Reference Priorities:**
  - REF0P: 0 (Highest)
  - REF0N: 1
  - REF1P: 2
  - REF1N: 3
  - REF2P: 4
  - REF2N: 5
  - REF3P: 6
  - REF3N: 7
  - REF4P: 8
  - REF4N: 9

1. 模式。选择 NCO。
2. 如果在硬件中实现了 Split-XO，应使能 Split-XO 模式。
3. 禁止未命中切换。用于在 PTP 输入与 GPS 输入之间移动。
4. 不得在初始配置中使能 NCO 混合模式。需要时将通过软件使能。
5. 环路带宽。该设置并不重要，但通常用户应从 Ref-Sync 或 Sync 两种电气模式中选择一个，以便在从 PTP 切换到电气模式时使用，因此如果选择 1PPS，则设置为 30 MHz；如果选择 Ref-Sync，则设置为 14 Hz。
6. 禁止快速锁定。
7. 将步进时间阈值设置为 20 μs。
8. 根据用于与新 1PPS 位置保持对齐的合成器输出时钟设置步进分辨率。有关详细信息，请参见数据手册中离散快速锁定（步进时间）段落下的内容。
9. 将存储延时设置为 15 秒，并在 Filter Bandwidth 下选择 108 MHz。使能 Update Holdover in NCO Mode。

## 3.5 使用Ref-Sync时待机状态下线卡或定时卡上的时间DPLL

The screenshot shows the DPLL configuration interface with 13 numbered callouts pointing to specific settings:

- 1. Mode: Automatic
- 2. Use Split-XO for this DPLL: checked
- 3. Enable Hitless Switching: unchecked
- 4. Enable NCO-Hybrid Mode: unchecked
- 5. Loop Bandwidth: 14Hz
- 6. Integrator Limit (ppm): 300.0
- 7. Phase Slope Limit (ns/s): 61,000
- 8. Monitor Enables: LOS, SCM, CFM, GST, PFM (checked); ESYNC, Split-XOM (unchecked)
- 9. Fast-Lock and Step-Time Configuration: Enable Fast Lock (unchecked); Fast-Lock Leaving NCO Mode (unchecked)
- 10. Step-Time Threshold (μs): 20
- 11. Step-Time Resolution (ns): 200
- 12. Holdover Configuration: Storage Delay (s): 15.399; Filter Bandwidth: 108mHz; Update Holdover in NCO Mode (checked)
- 13. Ref-Sync Configuration: Realign Type: Continuous

1. 模式。一般来说，选择AUTOMATIC或FORCED模式。
2. 如果在硬件中实现了Split-XO，通常在线卡上将其禁止，在定时卡上将其使能。
3. 禁止未命中切换。
4. 不得在初始配置中使能NCO混合模式。需要时将通过软件使能。通常在线卡上不使用，在定时卡上使用。
5. 环路带宽。通常为14 Hz。
6. 积分器限值（锁定范围）通常大于 $50 \text{ ppm} \times 2 \times 1.3 = 130 \text{ ppm}$ 。可以使用值300 ppm。
7. 相位斜率限值。通常为61  $\mu\text{s/s}$ 。
8. 监视器使能。在保持和参考切换下方均使能SCM、CFM、GST和PFM。
9. 禁止快速锁定。
10. 将步进时间阈值设置为20  $\mu\text{s}$ 。
11. 根据用于与新1PPS位置保持对齐的合成器输出时钟设置步进分辨率。有关如何设置这些参数的详细信息，请参见数据手册中的离散快速锁定（步进时间）部分。
12. 在使用XO作为参考的线卡上，将保持存储延时设置为2秒，将保持Filter Bandwidth设置为1.7 Hz，并禁止Update Holdover in NCO Mode。在使用OCXO作为参考的定时卡上，将存储延时设置为15秒，将Filter Bandwidth设置为108 MHz，并使能Update Holdover in NCO Mode。
13. 对于Ref-Sync模式，将Realign Type（重新对齐类型）设置为Continuous（连续）。

## 4.0 输入参考配置

1. 使能原理图中使用的所有REF输入。
2. 根据原理图实现和输入信号的直流电气规范选择工作模式：单端或差分、交流耦合或直流耦合，以及偏置/阈值电压。请注意，设置AC-Coupled（AC耦合）= Yes（是），不能使任何内部交流耦合。如果电路板上的信号为交流耦合，则应将AC-Coupled设置为Yes。
3. 设置REF输入频率以匹配用于驱动REF引脚的时钟频率。
4. 设置的PFM必须大于最坏情况输入频率偏移，本地参考（XO、OCXO和TCXO）的最坏情况可能偏移也算在内。PFM合格/不合格阈值的典型值如下：
  - 对于定时卡上的T0 DPLL使用的参考以及时间DPLL使用的1PPS参考，通常将不合格阈值设置为 $4.6 \times 2 \times 1.3 = 12 \text{ ppm}$ ，合格阈值设置为 $4.6 \times 2 = 9.2 \text{ ppm}$ 。
  - 对于在Split-XO模式下连接到OCXO的参考输入，当使用50 ppm XO时，通常将不合格阈值设置为 $50 \times 2 \times 1.3 = 130 \text{ ppm}$ ，合格阈值设置为 $50 \times 2 = 100 \text{ ppm}$ 。
  - 对于定时卡上的T4 DPLL使用的参考，以及线卡上的传入/传出DPLL和时间DPLL使用的参考，通常将不合格阈值设置为130 ppm，合格阈值设置为100 ppm。
5. 对于ePPS输入参考信号，应选择正确的同步脉冲模式。

Sync and Embedded Sync:

Sync Pulse Mode: eSync 25% duty cycle, clk 50% ▼

eSync Period (0=1Hz): 0 REF cycles



6. 对于Ref-Sync对，应为用于接收参考时钟的REF输入选择此模式，并使用Sync Pin（同步引脚）下拉列表来识别用于接收同步信号的REF输入。当输入用作同步输入时，务必从器件中的所有自动参考选择优先级列表中删除此参考。

**Sync and Embedded Sync:**

Sync Pulse Mode:

Sync Pin:

Align Sync to:

7. GPI配置。当REF输入用作GPIO时，应根据设计需要进行配置。

**REF as General-Purpose Input:**

GPI Mode:

Input State:

GPI Control Page:

GPI Control Offset[6:0]:  (0 to 127)

GPI Control Bit:

## 5.0 合成器配置

The screenshot shows the configuration interface for a synthesizer, divided into four main sections: General, Adjustments, Frequency, and Spread Spectrum Modulation. Each section contains various input fields and checkboxes, with yellow callout boxes highlighting specific settings.

- General:** Includes a checkbox for "Enable Synthesizer" (checked) and a dropdown menu for "Source" set to "DPLL0".
- Adjustments:** Includes input fields for "Phase Shift (ns)" (0.000) and "Frequency Offset (ppm)" (0.000000).
- Frequency:** Includes input fields for "Base" (1 Hz), "x Multiplier" (312,500,000), "x Numerator" (1), and "/ Denominator" (1), resulting in a "Frequency" of 312,500,000 Hz. A "Valid Range" is shown as 186.177 to 740.995 MHz.
- Spread Spectrum Modulation:** Includes a checkbox for "Enable Spread" (unchecked), a dropdown for "Mode" (Center Spread), and input fields for "Rate (kHz)" (0.00) and "Spread (%)" (0.000).

1. 使能所有使用的合成器，并根据使用合成器作为源的输出时钟所属的时钟域来选择DPLL源。换句话说，确保所有1588相关输出时钟均由1588 DPLL后面的合成器驱动。确保所有SyncE输出时钟均由SyncE DPLL后面的合成器驱动。
2. 将合成器的频率设置为时钟域中所有/大多数输出时钟的公倍数的值。例如，如果需要25 MHz、125 MHz和156.25 MHz的输出时钟频率，则可以将合成器频率设置为625 MHz，然后分别除以25、5和4即可生成25 MHz、125 MHz和156.25 MHz。请注意，该配置可能并非始终能够确保输出抖动最小化。如果有足够多的合成器，也可以先使用一个合成器生成250 MHz的频率，然后分别除以10和2得到25 MHz和125 MHz的输出时钟频率，这样也可以获得上例中的频率。156.25 MHz时钟可以使用第二个合成器生成312.5 MHz并除以2来获得。
3. 根据需要设置相移。请注意，此设置会影响配置为跟随合成器的所有输出，但提供的分辨率比每个输出上提供的相移调整机制要高得多。设置为负值时相位超前，设置为正值时相位延迟。
4. 根据需要设置频率偏移。请注意，此频率偏移ppm值将应用于使用此合成器作为源的所有输出时钟。
5. 若要生成频谱调制时钟，应选中Enable Spread（使能扩展）复选框并根据设计规范设置合成器扩展频谱调制参数。此设置会影响配置为跟随合成器的所有输出。

## 6.0 输出时钟配置

The screenshot shows the configuration page for OUT0. The top navigation bar includes tabs for OUT0 through OUT9. The main content area is divided into six sections:

- General:** Contains dropdowns for Source (Synth0), Signal Format (Disabled, High-Z), and Clock Type (Normal Clock). It also has checkboxes for Invert, Participate in Phase-Step, and Participate in Step-Time.
- CMOS OUTxP as General-Purpose Output:** Contains a dropdown for Clock or GPO (Clock).
- Output Driver:** Contains dropdowns for CMOS Drive Strength (3x), Differential Vod (880mV), Differential Vcm (1.2V), Diff Regulator Voltage (2.2V), and Diff Internal Bias Resistor (None - DC coupled). It also has a dropdown for Clock Stop Mode (Stop Low) and a checkbox for Stop Clock.
- CMOS OUTxN as General-Purpose Output:** Contains a dropdown for Clock or GPO (Clock).
- Phase Shift and Pulse Width:** Contains input fields for Phase Shift (0.0 Synth Cycles, 0 ns) and Pulse Width (1.0 Synth Cycles, 3.2 ns). A 'Set 50%' button is present.
- Frequency:** Contains input fields for Source Frequency (312,500,000 Hz), Divider (1=bypass) (2), and Output Frequency (156,250,000 Hz).

1. 选择用作输出时钟源的合成器。确保输出时钟与合成器属于同一时钟域。例如，如果输出时钟应属于SyncE时钟域，则选作其源的合成器应使用SyncE DPLL作为源。
2. 根据原理图/设计实现选择信号格式和时钟类型。
3. 根据原理图/设计规范设置输出频率。具体来说，首先设置合成器以提供源频率，然后设置所需的分频器值以获得输出频率。
4. 设置输出的电气规范值。对于差分输出，所选的 $V_{OD}$ 和 $V_{CM}$ 值应满足接收器的电气规范。如果电路板上存在交流耦合的差分输出，并且在交流耦合电容后面进行远端端接，则选择200 $\Omega$  - AC-coupled (200 $\Omega$ ——交流耦合)模式。请注意，对于交流耦合输出，存在200 $\Omega$ 内部偏置电阻将导致信号幅值降低33%左右。为此，应通过选择 $V_{OD}$ 进行补偿。请注意，对于差分输出，忽略CMOS驱动能力；对于CMOS输出，忽略差分参数。
5. 仅当输出信号为1 Hz和0.5 Hz时，选中Participate in Step-Time (加入步进时间)复选框。切记在Time DPLL (时间DPLL)窗口中设置Step-Time Threshold (步进时间阈值)和Resolution (分辨率)。有关如何设置这些参数的详细信息，请参见数据手册中的离散快速锁定 (步进时间)部分。
6. 根据设计需要设置Phase Shift (相移)的值。一般来说，保持为0即可。负相移 (时钟相位超前)用于补偿由缓冲器或PCB传播延时引入的板级传播延时。正相移用于引入额外延时。该输出相位调整机制分辨率较低，调整步长与合成器输出时钟的周期相等。其主要优势在于允许独立控制每个输出，而合成器相移方法则不支持。

# AN3980

---

7. 对于所有常规时钟输出，应确保通过单击蓝色的“Set 50%”（设为50%）按钮将Pulse Width（脉冲宽度）设为50%；默认值可能并非始终为50%。如果需要使用特定的占空比，应确保所选的值符合设计要求。
8. 根据设计规范，应将用作GPO的输出相应地配置为GPO（输出/状态/IRQ）。
9. 在生成输出Ref-Sync对时，应确保输出时钟与同步脉冲使用同一合成器作为源。

---

请注意以下有关 Microchip 产品代码保护功能的要点:

- Microchip 的产品均达到 Microchip 数据手册中所述的技术规范。
- Microchip 确信: 在正常使用且符合工作规范的情况下, Microchip 系列产品非常安全。
- Microchip 注重并积极保护其知识产权。严禁任何试图破坏 Microchip 产品代码保护功能的行为, 这种行为可能会违反《数字千年版权法案》(Digital Millennium Copyright Act)。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。代码保护功能处于持续发展之中。Microchip 承诺将不断改进产品的代码保护功能。

---

提供本档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分, 因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物及其提供的信息仅适用于 Microchip 产品, 包括设计、测试以及将 Microchip 产品集成到您的应用中。以其他任何方式使用这些信息都将被视为违反条款。本出版物中的器件应用信息仅为您提供便利, 将来可能会发生更新。如需额外的支持, 请联系当地的 Microchip 销售办事处, 或访问 <https://www.microchip.com/en-us/support/design-help/client-supportservices>。

**Microchip “按原样”提供这些信息。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保, 包括但不限于针对非侵权性、适销性和特定用途的适用性的暗示担保, 或针对其使用情况、质量或性能的担保。**

在任何情况下, 对于因这些信息或使用这些信息而产生的任何间接的、特殊的、惩罚性的、偶然的或间接的损失、损害或任何类型的开销, **Microchip 概不承担任何责任, 即使 Microchip 已被告知可能发生损害或损害可以预见。在法律允许的最大范围内, 对于因这些信息或使用这些信息而产生的所有索赔, Microchip 在任何情况下所承担的全部责任均不超出您为获得这些信息向 Microchip 直接支付的金额 (如有)。**如果将 Microchip 器件用于生命维持和 / 或生命安全应用, 一切风险由买方自负。买方同意在由此引发任何一切损害、索赔、诉讼或费用时, 会维护和保障 Microchip 免于承担法律责任。除非另外声明, 在 Microchip 知识产权保护下, 不得暗中或以其他方式转让任何许可证。

有关 Microchip 质量管理体系的更多信息, 请访问 [www.microchip.com/quality](http://www.microchip.com/quality)。

## 商标

Microchip 的名称和徽标组合、Microchip 徽标、Adaptec、AVR、AVR 徽标、AVR Freaks、BesTime、BitCloud、CryptoMemory、CryptoRF、dsPIC、flexPWR、HELDO、IGLOO、JukeBlox、KeeLoq、Kleer、LANCheck、LinkMD、maXStylus、maXTouch、MediaLB、megaAVR、Microsemi、Microsemi 徽标、MOST、MOST 徽标、MPLAB、OptoLyzer、PIC、picoPower、PICSTART、PIC32 徽标、PolarFire、Prochip Designer、QTouch、SAM-BA、SenGenuity、SpyNIC、SST、SST 徽标、SuperFlash、Symmetricom、SyncServer、Tachyon、TimeSource、tinyAVR、UNI/O、Vectron 及 XMEGA 均为 Microchip Technology Incorporated 在美国和其他国家或地区的注册商标。

AgileSwitch、ClockWorks、The Embedded Control Solutions Company、EtherSynch、Flashtec、Hyper Speed Control、HyperLight Load、Liberio、motorBench、mTouch、Powermite 3、Precision Edge、ProASIC、ProASIC Plus、ProASIC Plus 徽标、Quiet-Wire、SmartFusion、SyncWorld、TimeCesium、TimeHub、TimePictra、TimeProvider 和 ZL 均为 Microchip Technology Incorporated 在美国的注册商标。

Adjacent Key Suppression、AKS、Analog-for-the-Digital Age、Any Capacitor、AnyIn、AnyOut、Augmented Switching、BlueSky、BodyCom、Clockstudio、CodeGuard、CryptoAuthentication、CryptoAutomotive、CryptoCompanion、CryptoController、dsPICDEM、dsPICDEM.net、Dynamic Average Matching、DAM、ECAN、Espresso T1S、EtherGREEN、EyeOpen、GridTime、IdealBridge、IGaT、In-Circuit Serial Programming、ICSP、INICnet、Intelligent Paralleling、IntelliMOS、Inter-Chip Connectivity、JitterBlocker、Knob-on-Display、MarginLink、maxCrypto、maxView、memBrain、Mindi、MiWi、MPASM、MPF、MPLAB Certified 徽标、MPLIB、MPLINK、mSIC、MultiTRAK、NetDetach、Omniscient Code Generation、PICDEM、PICDEM.net、PICkit、PICtail、Power MOS IV、Power MOS 7、PowerSmart、PureSilicon、QMatrix、REAL ICE、Ripple Blocker、RTAX、RTG4、SAM-ICE、Serial Quad I/O、simpleMAP、SimpliPHY、SmartBuffer、SmartHLS、SMART-I.S.、storClad、SQL、SuperSwitcher、SuperSwitcher II、Switchtec、SynchroPHY、Total Endurance、Trusted Time、TSHARC、Turing、USBCheck、VariSense、VectorBlox、VeriPHY、ViewSpan、WiperLock、XpressConnect 和 ZENA 均为 Microchip Technology Incorporated 在美国和其他国家或地区的商标。

SQTP 为 Microchip Technology Incorporated 在美国的服务标记。

Adaptec 徽标、Frequency on Demand、Silicon Storage Technology 和 Symmcom 均为 Microchip Technology Inc. 在除美国外的国家或地区的注册商标。

GestIC 为 Microchip Technology Inc. 的子公司 Microchip Technology Germany II GmbH & Co. KG 在除美国外的国家或地区的注册商标。

在此提及的所有其他商标均为各持有公司所有。

© 2024, Microchip Technology Incorporated 及其子公司版权所有。

ISBN: 978-1-6683-4342-5

## 全球销售及及服务网点

### 美洲

公司总部 **Corporate Office**  
2355 West Chandler Blvd.  
Chandler, AZ 85224-6199  
Tel: 1-480-792-7200  
Fax: 1-480-792-7277

技术支持:  
<http://www.microchip.com/support>

网址: [www.microchip.com](http://www.microchip.com)

**亚特兰大 Atlanta**  
Duluth, GA

Tel: 1-678-957-9614  
Fax: 1-678-957-1455

**奥斯汀 Austin, TX**  
Tel: 1-512-257-3370

**波士顿 Boston**  
Westborough, MA  
Tel: 1-774-760-0087  
Fax: 1-774-760-0088

**芝加哥 Chicago**  
Itasca, IL  
Tel: 1-630-285-0071  
Fax: 1-630-285-0075

**达拉斯 Dallas**  
Addison, TX  
Tel: 1-972-818-7423  
Fax: 1-972-818-2924

**底特律 Detroit**  
Novi, MI  
Tel: 1-248-848-4000

**休斯敦 Houston, TX**  
Tel: 1-281-894-5983

**印第安纳波利斯 Indianapolis**  
Noblesville, IN  
Tel: 1-317-773-8323  
Fax: 1-317-773-5453  
Tel: 1-317-536-2380

**洛杉矶 Los Angeles**  
Mission Viejo, CA  
Tel: 1-949-462-9523  
Fax: 1-949-462-9608  
Tel: 1-951-273-7800

**罗利 Raleigh, NC**  
Tel: 1-919-844-7510

**纽约 New York, NY**  
Tel: 1-631-435-6000

**圣何塞 San Jose, CA**  
Tel: 1-408-735-9110  
Tel: 1-408-436-4270

**加拿大多伦多 Toronto**  
Tel: 1-905-695-1980  
Fax: 1-905-695-2078

### 亚太地区

**中国 - 北京**  
Tel: 86-10-8569-7000

**中国 - 成都**  
Tel: 86-28-8665-5511

**中国 - 重庆**  
Tel: 86-23-8980-9588

**中国 - 东莞**  
Tel: 86-769-8702-9880

**中国 - 广州**  
Tel: 86-20-8755-8029

**中国 - 杭州**  
Tel: 86-571-8792-8115

**中国 - 南京**  
Tel: 86-25-8473-2460

**中国 - 青岛**  
Tel: 86-532-8502-7355

**中国 - 上海**  
Tel: 86-21-3326-8000

**中国 - 沈阳**  
Tel: 86-24-2334-2829

**中国 - 深圳**  
Tel: 86-755-8864-2200

**中国 - 苏州**  
Tel: 86-186-6233-1526

**中国 - 武汉**  
Tel: 86-27-5980-5300

**中国 - 西安**  
Tel: 86-29-8833-7252

**中国 - 厦门**  
Tel: 86-592-238-8138

**中国 - 香港特别行政区**  
Tel: 852-2943-5100

**中国 - 珠海**  
Tel: 86-756-321-0040

**台湾地区 - 高雄**  
Tel: 886-7-213-7830

**台湾地区 - 台北**  
Tel: 886-2-2508-8600

**台湾地区 - 新竹**  
Tel: 886-3-577-8366

### 亚太地区

**澳大利亚 Australia - Sydney**  
Tel: 61-2-9868-6733

**印度 India - Bangalore**  
Tel: 91-80-3090-4444

**印度 India - New Delhi**  
Tel: 91-11-4160-8631

**印度 India - Pune**  
Tel: 91-20-4121-0141

**日本 Japan - Osaka**  
Tel: 81-6-6152-7160

**日本 Japan - Tokyo**  
Tel: 81-3-6880-3770

**韩国 Korea - Daegu**  
Tel: 82-53-744-4301

**韩国 Korea - Seoul**  
Tel: 82-2-554-7200

**马来西亚 Malaysia - Kuala Lumpur**  
Tel: 60-3-7651-7906

**马来西亚 Malaysia - Penang**  
Tel: 60-4-227-8870

**菲律宾 Philippines - Manila**  
Tel: 63-2-634-9065

**新加坡 Singapore**  
Tel: 65-6334-8870

**泰国 Thailand - Bangkok**  
Tel: 66-2-694-1351

**越南 Vietnam - Ho Chi Minh**  
Tel: 84-28-5448-2100

### 欧洲

**奥地利 Austria - Wels**  
Tel: 43-7242-2244-39  
Fax: 43-7242-2244-393

**丹麦 Denmark - Copenhagen**  
Tel: 45-4485-5910  
Fax: 45-4485-2829

**芬兰 Finland - Espoo**  
Tel: 358-9-4520-820

**法国 France - Paris**  
Tel: 33-1-69-53-63-20  
Fax: 33-1-69-30-90-79

**德国 Germany - Garching**  
Tel: 49-8931-9700  
**德国 Germany - Haan**  
Tel: 49-2129-3766400

**德国 Germany - Heilbronn**  
Tel: 49-7131-72400

**德国 Germany - Karlsruhe**  
Tel: 49-721-625370

**德国 Germany - Munich**  
Tel: 49-89-627-144-0  
Fax: 49-89-627-144-44

**德国 Germany - Rosenheim**  
Tel: 49-8031-354-560

**以色列 Israel - Hod Hasharon**  
Tel: 972-9-775-5100

**意大利 Italy - Milan**  
Tel: 39-0331-742611  
Fax: 39-0331-466781

**意大利 Italy - Padova**  
Tel: 39-049-7625286

**荷兰 Netherlands - Druenen**  
Tel: 31-416-690399  
Fax: 31-416-690340

**挪威 Norway - Trondheim**  
Tel: 47-7288-4388

**波兰 Poland - Warsaw**  
Tel: 48-22-3325737

**罗马尼亚 Romania - Bucharest**  
Tel: 40-21-407-87-50

**西班牙 Spain - Madrid**  
Tel: 34-91-708-08-90  
Fax: 34-91-708-08-91

**瑞典 Sweden - Gothenberg**  
Tel: 46-31-704-60-40

**瑞典 Sweden - Stockholm**  
Tel: 46-8-5090-4654

**英国 UK - Wokingham**  
Tel: 44-118-921-5800  
Fax: 44-118-921-5820